

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001101965 A

(43) Date of publication of application: 13.04.01

(51) Int. CI

H01J 1/304 G09F 9/30

H01J 29/04

H01J 29/87

H01J 31/12

(21) Application number: 11278127

(22) Date of filing: 30.09.99

(71) Applicant:

HITACHI LTD

(72) Inventor:

KUSUNOKI TOSHIAKI SUZUKI MUTSUMI SAGAWA MASAKAZU ISHIZAKA AKITOSHI

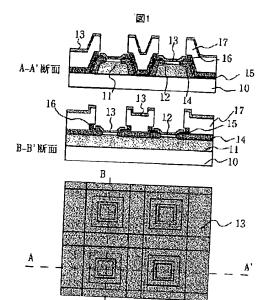
(54) THIN FILM ELECTRON SOURCE AND DISPLAY DEVICE USING IT

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a thin film electron source matrix with high electron emission efficiency and easiness in erecting a spacer, and t provide a display device with higher brightness, higher image quality and higher yield.

SOLUTION: Passivation layer 17 is formed of an insulator that has an electron emission portion formed on uppe bus electrodes 15 and 16 and an opening portion forme on contact portion between upper electrodes and uppe bus electrodes.

COPYRIGHT: (C)2001,JPO



9

(19)日本国特許庁 (JP) (12) Þ 噩 华罕 Þ 勘(A)

(11)特許出願公開番号 特開2001-101965 (P2001 – 101965A)

(43)公開日 平成13年4月13日(2001.4.13)

31/	G09F 9/30 H01J 29/04	
12	360 04	撤 别記号 1/304
装	H01J 29/04 29/87 31/12	FI G09F 9/30
F 請求項の数6 OL (全 12 頁)	5C032 5C036 C 5C094	デーマコート*(参考) 360 5C031

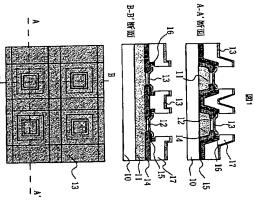
١				
擦入	是挨買に続く			
	弁理士 作田 康夫			
	100075096	(74)代理人 100075096		
	式会社日立製作所日立研究所内			
楪	茨城県日立市大みか町七丁目1番1号 株			
:	给 木 睫川	(72)発明者		
	式会社日立製作所日立研究所内			
槟	番1号			
:	高	(72)発明者		Link I
	東京都千代田区神田駿河台四丁目 6 希地		平成11年9月30日(1999.9.30)	(22) HINGH
	株式会社日立製作所		•	To the second se
	000005108	(71)出版人 00005108	绘图 平11-278127	(21) 出國集中

(54) [発明の名称] 薄膜型電子源、およびそれを用いた表示装置

(57) 【熨卷】

薄膜電子源マトリクスを得、高輝度、高画質、高歩留ま りの表示装置を得る。 [四湖] 電子放出効率の高く、スペーサを立てやすい

部を有する絶縁体からなるパシペーション膜17を形成 出部と、上部電優13と上部バス電板との接触部に関ロ 【解决手段】 上部バス電極15、16上に、電子放



【特許請求の範囲】

部電板と、前記下部電板上に形成される電子放出部の絶 保護絶縁層と、前記電子放出部を被覆する上部電極と、 ることを特徴とする薄膜型電子源。 口部に形成され、かつ前記阻口部の段差で切断されてい パシスーション鉄上、および前記パシスーション版の周 が、前記上部バス電極上に形成され、上部電極膜が前記 触する部分が関口した絶縁体からなるパシベーション以 記電子放出部と、前記上部電極が前記上部バス電極と接 となる上部バス電極を有する薄膜型電子源であって、前 列(または行)方向に設けられ、前記上部電極の給電線 緑層と、前記電子放出部を制限する前記絶録層より厚い 【請求項1】行(または列)方向に設けられる複数の下

保護絶縁層と、前記電子放出部を被覆する上部電極と、 緑暦と、前記電子放出部を制限する前記絶縁層より厚い 部電極と、前記下部電極上に形成される電子放出部の絶 の一部と前記第2の上部バス電極の一部の両方が僻出す ス電極と接触する部分、および前記第1の上部バス電極 電する第2の上部バス電極を有する薄膜型電子源であっ ス電極、および前記電子放出部を囲み前記上部電極に給 線となるが前記電子放出部とは交差しない第1の上部パ 列(または行)方向に設けられた、前記上部電極の給電 が、前記第1および第2の上部バス電極上に形成され、 る部分が開口している絶縁体からなるパンペーション版 て、前記電子放出部、前記上部電板が前記第2の上部パ 差で切断されており、前記第1、第2の上部バス電極が ベーション戯の開口部に形成され、かつ前記開口部の段 前記期口部で切断された前記上部電極膜で接続されてい 上部電極膜が前記パシペーション膜上、および前記パシ 【請求項2】行(または列)方向に設けられる複数の下 ることを特徴とする薄膜型電子源。

緑暦と、前記電子放出部を制限する前記絶縁層より厚い 部電優と、前記下部電優上に形成される電子放出部の絶 の上部バス電極との接続体を有する薄膜型電子源であっ 第1の上部パス電極、第2の上部パス電極の構成材料の み前記上部電極に給電する第2の上部パス電極と、前記 しない第1の上部バス電優、および前記電子放出部を囲 前記上部電極の給電線となるが前記電子放出部とは交差 列(または行)方向に設けられ、同一材料で構成された 保護絶縁層と、前記電子放出部を被覆する上部電極と、 ス電極と接触する部分が開口している絶縁体からなるパ て、前記電子放出部、前記上部電優が前記第2の上部パ 少なくとも一部からなる前記第1の上部バス電極と第2 [請求項3] 行(または列) 方向に設けられる複数のT 前記開口部の段差で切断されていることを特徴とする恐 および前記パシペーション数の開口部に形成され、かつ 上に形成され、上部電極談が前記パシベーション談上、 シベーション談が、前記第1および第2の上部バス電極

【 詰求項 4 】 前記パシペーション 瓞は、 Si0、 Si0。

はそれらの积層膜であることを特徴とする請求項 1 乃至 3のいずれか一項に記載の薄膜型電子源。 1,0,、 ポリイミド等の有機絶縁胈のいずれか一つまた ン珪酸ガラス、ホウ珪酸ガラス等のガラス類、Si_gN_r A

子頭を有する基板と、蛍光体を熱布した蛍光面を有する 其空に封じられていることを特徴とする表示装置。 基板が、スペーサと、枠部材を介して、貼り合わされ、 【請求項5】請求項1乃至4のいずれか記載の莎瓞塑電 【討求項6】前記スペーサは、ガラス製またはセラミッ

極股で被覆されたパシペーション膜と、前記蛍光面のフ 前記第1の上部バス電極間の問覧部分上の、前記上部電 クス製の板状スペーサであり、前記上部パス電極または る請求項5記載の表示装置。 ラックマトリクスの間に配照されていることを特徴とす

【発明の詳細な説明】

る薄膜型電子源、およびこれを用いた表示装置に関す 層、上部電極の3層構造を有し、其空中に電子を放出す 【発明の原する技術分野】本発明は、下部電極、絶縁

[0002]

の間に電圧を印加して、上部電極の表面から其空中に電 緑南-下部市極の3層帯脱構造の、上部市極-下部市極 ついては例えば特別平7-65710号に述べられている。蒜 緑体―半導体電極を利層したMIS(Mctal-Insulator-Sem を積層したMIM(Metal-Insulator-Metal)型、金属一約 子を放出させるものである。例えば金属一絶録体―金属 三雄位近傍の電子はトンネル現象により障壁を透過し、 電界を1~10MV/cm程度にすると、下部電機11中のフェル 部電板11との間に駆動電圧Vdを印加して、絶縁層12内の **談型電子源の動作原理を図2に示した。上部電優13と下** 属または半導体電極を利層したもの等がある。MIM型に 部電極13の仕事因数も以上のエネルギーを有するもの 絶縁層12、上部范極13の伝導帯へ注入されホットエレク iconductor) 型や、金属―絶縁体と半導体の积層数-金 【従来の技術】 静膜型電子源とは、例えば上部電極一絶 トロンとなる。これらのホットエレクトロンのうち、上 は、真空20中に放出される。

で、表示装置の電子源に用いることができる。 と、任意の場所から電子線を発生させることができるの 複数本の下部電極口を直交させてマトリクスを形成する [0003] この部版電子源は複数本の上部電極13と、

Insulator-Metal)構造などから電子放出が観測されて [0004] これまで、Au-Al₂O₃-Al構造のMIM(Mctal-

图12で加速したホットエレクトロンを、上部電極13を透 **獣厚はホットエレクトロンの散乱を少なくするために数** 過させて真空中に放出させる。したがって上部電極13の 【発明が解決しようとする課題】 薄膜型電子源は、絶縁

m程度と非常に薄くする。

子顔では、ホト工程により上部電極13を加工する際、上 乱され電子放出効率が低下してしまう。従来の穂膜型電 表面が有機物等で汚染されるとホットエレクトロンが散 ためには、アッシングによるクリーニング工程が必要で 約1桁低下していた。そのため、電子放出効率の回復の 部電極13の表面がレジストで汚染され、電子放出効率が あった。この工程は、薄膜型電子源の絶縁图12にチャー 必要であり、製造時の歩留まりが低下しやすい。 ジアップ等によるダメージを与えないよう細心の注意が 【0006】このような蕁膜型電子源は、上部電極13の

の表示パネルには、大気圧を支持するためスペーサを立 表示パネルを作成するが、対角5インチ程度以上の大型 ガラス接合により貼り合わせ、真空に封じることにより 板と蛍光体を塗布した面板を、枠部材を介してフリット に使用する場合、蒋戡型電子源マトリクスを形成した基 てる必要がある。通常スペーサは静膜型電子源へのダメ 造歩留りが低下しやすい。 合、诗牒型電子源がダメージを受ける可能性があり、製 特密な位置制御が必要である。位置制御が不十分な場 ス電優(または上部電極13)の間の間隙に立てるため、 ージを与えないように下部電優11の間、あるいは上部パ 【0007】また、苺膜型電子源マトリクスを表示装置

の形成法は通常、腸糖酸化法や熟酸化法など、極薄の絶 るため、絶縁層12の腹厚が10nm程度と薄い。 絶縁層12 合などは、絶録暦12に欠陥が生じてしまう。特に、単純 用いるが、異物の混入や下部電優口の膜に欠陥がある場 緑圏12を大面積で均一な駿厚、駿質で作成できる方法を を数10万~数100万個 形成しなければならず、無欠陥の 可能である。 表示装置に用いる場合、極薄の絶縁層12 じてしまう。このような場合、表示装置等への使用は不 なくなったり、電子放出品が低下したりして線欠陥が生 十分な駆動電圧Vdが印加されなくなるため電子放出でき 11、上部電極13の配線上の他の正常な薄膜型電子源も、 マトリクス駆動する場合は、欠陥部が存在する下部電極 【0008】また、蒋戡型電子源はトンネル現象を用い 砂膜型電子源マトリクスを形成することは困難である。 にとどめ級欠陥を生じさせないようにする必要がある。 したがて薄膜型電子源に欠陥が生じた場合でも、点欠陥 に上部電極膜を加工できる薄膜型電子源を提供し、アッ 装置を提供することにある。 膜型電子顔を提供し、高輝度で製造歩留まりの高い表示 シング工程を不要にすることで、電子放出効率の高い時 [0009] 本発明の第一の目的は、ホト工程を用いず

の目立たない高画質の表示装置を提供することにある。 るとともに、スペーサの配置場所を最適化してスペーサ 位置制御を容易にし、表示装置の製造歩留りを向上させ 立ててもダメージを受け難い薄膜型電子源を提供して、 [0010]また、本発明の第二の目的は、スペーサを 【0011】さらに、本発明の第三の目的は、線欠陥の

> 製造歩留りを向上することにある。 生じない蒋駿型電子源マトリクスを提供し、表示装置の

極と、前記下部范極上に形成される電子放出部の絶縁層 目的は、行(または列)方向に設けられる複数の下部電 絶縁層と、前記電子放出部を被覆する上部電極と、列 と、前記電子放出部を制限する前記絶縁層より厚い保護 する部分が開口した絶験体からなるパシペーション膜 電子放出部と、前記上部電板が前記上部バス電優と接触 なる上部バス電極を有する詩膜型電子源であって、前記 口部に形成され、かつ前記開口部の段差で切断されてい パツペーション跋上、および前記パツペーション数の開 が、前記上部バス電極上に形成され、上部電極膜が前記 【課題を解決するための手段】上記第一、および第二の ることにより実現される。 (または行) 方向に設けられ、前記上部電極の給電線と

電子放出部を被覆する上部電極と、列(または行)方向 出部を制限する前記絶縁層より厚い保護絶縁層と、前記 電極上に形成される電子放出部の絶縁層と、前記電子放 たは列)方向に設けられる複数の下部電板と、前記下部 電子放出部を囲み前記上部電極に給電する第2の上部パ に設けられた、前記上部電極の給電線となるが前記電子 部、前記上部電極が前記第2の上部パス電極と接触する ス電極を有する薄膜型電子源であって、前記電子放出 放出部とは交差しない第1の上部パス電極、および前記 び第2の上部バス電極上に形成され、上部電極膜が前記 いる絶縁体からなるパシベーション肢が、前記第1およ の上部バス電極の一部の両方が露出する部分が開口して 部分、および前記第1の上部バス電極の一部と前記第2 [0013] また、上記第一乃至第三の目的は、行(ま された前記上部電極膜で接続されていることより実現さ り、前記第1、第2の上部パス電極が前記開口部で切断 口部に形成され、かつ前記開口部の段差で切断されてお **バツスーツョン以上、および前記パツスーツョン版の頃**

極と第2の上部バス電極を、前記第1の上部バス電極、 2の上部バス電極の接続の代わりに、第1の上部バス電 第2の上部バス電極の構成材料の少なくとも一部からな る接続体で接続することによっても実現できる。 【0014】また、前記上部電極膜による前記第1、第

[0015]

例1を図3~12を用いて説明する。まずガラス等の絶縁 成ឺ後はホトエ程、エッチング工程により図3に示すよ ば、スパッタリング法を用いる。 膜厚は300 nmとした。 原子虽%ドープレたAl-Nd合金を用いた。成談には例え 極材料としてはAIやAI合金を用いる。ここでは、Mを2 性の基板10上に下部電極用の金属膜を成膜する。下部電 上記第一、および第二の目的を実現する、本発明の実施 うなストライプ形状の下部電優川を形成する。エッチン 【発明の実施の形態】実施例1

> エッチングを用いる。 **グは例えば燐酸、酢酸、硝酸の混合水溶液でのウェット** [0016] 次に、保護絶縁層14、絶縁層12の形成方法

分を選択的に厚く賜極酸化し、保護絶縁層14とする。化 出部となる部分をレジスト肢19でマスクし、その色の部 を図4、5を用いて説明する。まず下部電極11上の電子放 形成される。つぎにレジスト版19を除去し残りの下部電 成電圧を100Vとすれば、厚さ約136 nmの保護絶縁層14が ば、下部電極日上に厚さ約10 nmの絶縁图12が形成され 極11の表面を陽極酸化する。例えば化成電圧を6Vとすれ

は給電を十分にすること、および後で形成するパシベー る上部電極13が上部バス電極下層15の段差で断線しない 用いた。またその岐阜は、バス電極下層15は後で形成す してWを、上部パス電極上層16の材料としてAl-Nd合金を る。ここでは積層膜を用い上部パス電極下層15の材料と 線となる上部バス電極膜をスパッタリング法で成膜す ション岐のエッチングの際のストッパ一岐とするため、 ように数nm~数10nm程度と薄くし、上部バス電極上層16 数100nm程度と厚く成膜する。 【0017】次に図6に示すように上部電極13への給電

は、上部バス電極上層16のAl-Nd合金と上部バス電極下 は直交する方向にストライプ状に加工する。エッチング チング工程により上部パス電極の積層膜を下部電極口と ば、 Al-Nd合金については燐酸、酢酸、硝酸の混合水器 图15の▼を連続してエッチングする。エッチングは例え エットエッチングを用いればよい。 被中、Wはアンモニアと過酸化水素の混合水溶液中のウ [0018] 続いて、図7に示すようにホト工程、エッ

膜口となる絶縁膜を成膜する。 パシベーション膜口は例 ばSiQ、AlQ、Si,N,などの成膜にはスパッタリング在 や化学気相成長柱、 SiOの成膜には真空蒸着柱、リン珪 学気相成長膝、蟄布法などを用いることができる。例え また成敗法としてはスパッタリング膜、真空蒸着膜、化 ス類、 $Si_{\mu\nu}$ 、 $Al_{\mu}O_{\nu}$ 、ポリイミドなどが利用できる。 SiO、SiO₂、リン珪酸ガラス、ホウ珪酸ガラス等のガラ いれているものを利用できる。すなわち、材料としては えば半導体素子等でパシベーション膜として一般的に用 [0019]次に、図8に示すように、パシペーション 回転塗布法などを用いることができる。本実施例ではス 酸ガラス、ホウ珪酸ガラス等のガラス類やポリイミドは 型電子源の保護が目的であるので例えば0.3~1mm程度と パッタ法により成膜したSi,N,膜を用いた。膜厚は薄膜

チング工程により、パシベーション跛口に電子放出部 触する電子放出部周囲を含む領域を開口する。この加工 と、後で形成する上部電極13が上部バス電極下層15と接 よい。 CF,などのフッ化物系エッチングガスを用いたド は例えばCF,を用いたドライエッチング法等を用いれば 【0020】続いて、図9に示すようにホト工程、エッ

> ョン膜11のみを加工することが可能である。引き続いて ので、上部汽模上層16をストッパー膜としてパツペーツ ライエッチング法はパシベーション脱17の絶縁体を上部 燐酸、酢酸、硝酸の混合水溶液中でウェットエッチング 図10に示すように、電子放出部の上部パス電極上層16を 電橋上層16のA1合金に対し高い選択比でエッチングする 内側に後退し、庇状のパシペーション版17が形成され ため、パシベーション股に対し、上部バス電優上層16が バス電極上層16のみ高い選択比でエッチングする。その 15のWはほとんどエッチングしない。したがって、上部 パシベーション版17の用いる絶縁体、上部パス電極下層 する。このエッチャントはAI合金をエッチングするが、

し、電子放出部を囲口する。この際、上部バス電機下層 より電子放出部側に延在するように加工することで、後 15のWが上部バス電極上層16およびパシベーション吸17 る構造となる。したがって、上部電機13加工用のホトエ に延在する上部バス電板下層15のWと接触し、給電され 電板上層16およびパシベーション扱けより電子放出部側 切断され、各電子源毎に分離されるとともに、上部パス い上部電極13は、パシベーション膜17の周ロ部の段差で 極談を成談した後の静談型電子派を示す。成談された詩 以早は数nmである。ここでは3nmとした。図1に上部① 上部電極13としては例えばIr、Pt , Auの积層膜を用い で形成する上部電極13と接触をとることができる。 ング工程により上部バス電極下層15のWをエッチング 【0021】次に、図11に示すようにホト工程、エッチ 程が不更となり、レジストによる汚染がなくなる。 [0022]最後に上部電極膜のスパッタ成膜を行う。

第13以外の特成部が厚いパッペーション欧17により製造 成されるため、メカニカルなダメージは受け強くなる。 電子放出部が厚いパシベーション扱口の周口部の底に形 されており、メカニカルなダメージに強くなる。また、 ダメージを受け難い薄膜型電子顕が得られる。 したがって、表示装置作製の際にスペーサ等を立てても [0023] また、本実施例の詩戲型電子版は、上部電

[0024] 实施例2

5、上部バス電極上層16の利層膜を成膜する。 に形成し、さらに上部バス電優用の上部バス電極下層1 同じ工程で、下部電極11、保遊絶縁層14、絶縁層12を順 図12~17を用いて説明する。まず実施例1の図3~6と の緑欠陥発生を防止できる本発明の実施例2を図3~6、 実施例1の効果に加え、さらに蕁膜型電子源マトリクス

チング工程により上部バス電極用の積層膜を、下部電極 上部バス電極下層15のWを連続してエッチングする。エ る。エッチングは、上部バス電極上層16のA1-Nd合金と 極21とは接しない第2の上部バス電極22の形状に加工す ス電極21、および電子放出部を被覆し第1の上部バス電 口とは直交し、電子放出部とは交差しない第1の上部パ [0025] 続いて、図12に示すようにホト工程、エッ

特開2001-101965

合水溶液中のウェットエッチングを用いればよい。 硝酸の混合水溶液中、Wはアンモニアと過酸化水素の混 ッチングは例えば、 Al-Nd合金については燐酸、酢酸 チング工程により、パシベーション跛17に電子放出部 |7となる絶縁肌を実施例1と同様の要領で成膜する。 る部分を開口する。加工は実施例1と同様の手法を用い 21の一部と第2の上部バス電板22の一部の両方が僻出す と接触する電子放出部周囲、および第1の上部バス電極 および後で形成する上部電極13が第2の上部バス電極22 [0027] 続いて、図14に示すようにホト工程、エッ [0026] 次に、図13に示しようにパシベーション膜

優22の一部の両方が露出する部分の上部バス電優上图16 および第1の上部バス電極21の一部と第2の上部バス電 を燐酸、酢酸、硝酸の混合水溶液中でウェットエッチン が、パンペーション版17に用いる絶縁体、上部パス電極 グする。このエッチャントはAI合金をエッチングする [0028] 引き続いて図15に示すように電子放出部、 暦16が内側に後退し、庇状のパシベーション既17が形成 そのため、パシベーション版17に対し、上部パス電極上 上部バス電極上層16のみ高い選択比でエッチングする。 下層15のWはほとんどエッチングしない。したがって、

エッチングし、電子放出部を開口する。この際、上部バ ング工程により電子放出部の上部バス電極下图15のWを ション膜17より電子放出部側に延在するように加工する ス電板下図15のWが上部バス電板上图16およびパシベー 22の電気的接触をとることができる。この際、第1の上 ことで、後で形成する上部電極13と第2の上部バス電極 图15のWがエッチングされないようにする。 方が露出する部分はレジストで保護し、上部バス電極下 部バス電板21の一部と第2の上部バス電極22の一部の両 [0029] 次に、図16に示すようにホト工程、エッチ

敗厚は数nmである。ここでは3nmとした。図17に上部電 極談を成談した後の蒋睒型電子源の斯面図を示す。 成睒 拾配される構造となる。したがって、上部電極13加工用 放出部側に延在する上部パス電極下图15のWと接触し、 の段差で切断され、各電子源毎に分離されるとともに、 された薄い上部電優13は、パシベーション膜17の開口部 上部電極13としては例えばIr、Pt , Auの積層膜を用い ス電極22の一部の両方が腐出する部分にもパシベーショ る。また、第1の上部バス電機21の一部と第2の上部バ のホト工程が不要となり、レジストによる汚染がなくな 上部パス電極上層16およびパシベーション膜17より電子 [0030] 最後に上部電極膜のスパッタ成膜を行う。 ーダーと薄いので、図17に示すように囲口部の寸法を制 れる。この敗は、第1の上部バス電優21と第2の上部バ 御することで接続部の抵抗値をκΩ程度に制御すること ス電橋22を電気的に接続する。上部電極13の膜写はnmオ ン戯17の開口部の段差で切断された上部電極膜が形成さ

> を介し第1の上部バス電極21と接続される。 ができる。すなわち、回路的に、各電子源が薄膜抵抗23

る。また、電子放出部も厚いパシベーション膜11の開口 により被覆されており、メカニカルなダメージに強くな 様に上部電極13以外の構成部が厚いパシベーション版17 嫌くなる。したがって、スペーサ等を立ててもダメージ 部の底に形成されるため、メカニカルなダメージは受け 【0031】本実施例の苻戡型電子顧は、実施例1と同 陥は大電流が流れるため、やがて薄い上部電板13からな **続ける事ができ、線欠陥が発生しにくい。また、短絡欠** 印加されるため、他の蒋戡型電子派に正常な電圧を掛け 源が短絡し欠陥となった場合でも、薄膜抵抗23に電圧が を介して電気的に接続される。したがって、薄膜型電子 給電線となる上部ストライプバス電優21から膵臓抵抗23 を受け難い薄膜型電子源が得られる。 さらに各電子源が る薄膜抵抗23が焼損し、欠陥部を完全に切り離すことが できる。したがって、線欠陥は完全に生じなくなる。 部バス電極22の構成部の一部からなる薄膜抵抗、例えば 抵抗として用いたが、第1の上部バス電極21、第2の上 もよい。その場合は図12のエッチングの際、上部バス電 上部バス電極下層15のN膜を残して導膜抵抗を加工して 【0032】なお、本実施例は上部電極膜の一部を持膜

工程を行うことにより、図18のように加工する。上部パ 極下層15はエッチングせず、別途ホト工程、エッチング から数10nm程度と薄く形成するので、寸法を制御するこ ス電極下層15は上部電極13を設切れさせないため、数mm とで接続部の抵抗値をkΩ程度に制御することができ

[0033] 実施例3

合、アッシング工程が不要で、電子放出効率が高いの 説明する。本発明の実施例1の溥膜型電子顔を用いた場 本発明を用いた表示装置の実施例3を図19~24を用いて 提供できる。また、スペーサの配置場所を最適化しやす ので、スペーサを立ててもゲメージを受け難いためスペ た、メカニカルなダメージを受け難い薄膜型電子顔をな で、高翔度、低消費電力の表示装置を提供できる。ま 各電子源が薄膜抵抗を有することで線欠陥の生じない薄 く、スペーサの目立たない表示装置を作製できる。さら 一サの位置制御が容易で、製造歩留りの高い表示装置を に本発明の第二の実施例の薄膜型電子源を用いた場合、 膜型電子源マトリクスを実現し、製造歩留りが高い表示 装置を提供できる。

いた場合も表示装配の製造方法は同様である。 た場合を中心に説明する。実施例2の神鼓型電子顔を用 【0034】ここでは、実施例1の渉膜型電子源を用い

図、断面図を示した。但し、実際は表示ドット数に対応 19には(3×3)ドットの薄膜型電子顔マトリクスの平面 に苻駿型電子源マトリクスを作成する。説明のため、図 した数の薄膜型電子源マトリクスを形成する。また、本 [0035]まず実施例1の手柱にしたがって基板10上

サが表示基板側のブラックマトリクス120の下に配置さ

発明の港膜型電子厳基板では、上部電極膜が、パシベー いる。また、本実施例では上部バス范標下图15、上部バ のため上部范極13として機能している部分のみ表示して ション膜17上も被覆するが、本実施例の平面図では説明 ス電極上層16の積層構造を上部パス電極18としてまとめ

莎膜型電子源マトリクスを表示装置に使用する場合、下 極端部をマスクするようにする。パシペーション版を銘 は、パシベーション以17、上部電極13の成版の際は、電 電極面を協出しておかなければならない。 そのために 部電極11、上部バス電極18の電極端部は回路接続のため けるエッチングの際、電極端子出しを行っておく。 布法で成談する場合は、パシベーション談の開口部を開 [0036] 実施例1および2では説明しなかったが、

A (ポリピニルアルコール) と瓜クロム酸アンモニウム 20)。面板110には透光性のガラスなどを用いる。ま した榕液を強布し、PVAをリフトオフすることにより形 させた後、未感光部分を除去し、そこに黒鉛粉末を脅か カス120を形成したい部分以外に紫外線を照射して感光 とを混合した溶液を面板110に銘布し、プラックマトリ トリクス120を形成する。ブラックマトリクス120は、PV ず,表示装置のコントラストを上げる目的でブラックマ [0037] 表示側基板の作成は以下のように行う(図

蛍光体を形成する部分に紫外線を照射して感光させた ニウムとを混合した水溶液を面板110上に塗布した後、 子にPVA (ポリビニルアルコール) と瓜クロム酸アンモ **蛍光体111をパターン化する。パターンは図20に示した** 2-G), 存色にInS:Ag(P22-B)を用いればよい。 は,例えば赤色にY,O,S:Eu(P22-R),緑色に2nS:Cu,A1(P2 色蛍光体112と骨色蛍光体113を形成する。蛍光体として ようなストライプ状にパターン化する。同様にして、緑 後、未感光部分を流水で除去する。このようにして赤色 [0038] 次に赤色蛍光体111を形成する。蛍光体粒

ルミングした後、面板110全体にA1を、膜厚75 nm程度蒸 若してメタルバック114とする。このメタルバック114が 皮に加熱してフィルミング膜やPVAなどの有機物を加熱 加速電板として働く。その後、面板110を大気中400℃程 ス115を用いて封着する。図21に貼り合わせた表示パネ 10とをスペーサ30を介し、周囲の枠116をフリットガラ 分解する。このようにして、表示側基板が完成する。 [0039] 次いで、ニトロセルロースなどの駁でフィ す。面板110-基板10間の距離は1~3mm程度になるよう ルの図19、20のA-A断面、 B-B断面に相当する部分を示 の数で被覆されているパシペーション数17上に立てる。 にスペーサ30の高さを設定する。スペーサは上部電極に [0040] このようにして製作した表示側基板と基板 ス製を上部バス電極18間に配置する。この場合、スペー スペーサ30は、例えば板状のガラス製またはセラミック

れるため、スペーサ30が発光を阻空しない。したがっ 厨14上にスペーサ30を立てるため、砂岐型電子癜のダメ ナ30の形状、配置の場合、陽極微化膜からなる保護指練 従来の移歴型電子顔マトリクスでは、上記の様なスペー て、スペーサ30の存在による両質の劣化が生じにくい。 ージが生じやすかったが、本実施例ではパシベーション

敗17で被殺されているため、スペーサ30を立てることに

減らし、大体Icmおきに立てればよい。 機械強度が耐える範囲で、スペーサ30の枚数(密度) ス電極18の間に全てスペーサ30を立てているが、実際は よるダメージは生じにくい。 (縁), B(音)に発光するドット年, すなわち上部バ [0041] ここでは、説明のため、R (赤) . G ſΫ

排気して、封じきる。封じ後、ゲッターを活性化し、 メージを受け嫌いという本発明の効果は当然得られる。 状のスペーサ、格子状のスペーサを使用する場合でもダ 形成できる。また、ひを主成分とする非蒸発型ゲッター ッター材の場合、高周波誘導加熱等によりゲッター膜を ネル内の真空を維持する。例えば、Baを主成分とするゲ 【0042】また、本実施例では述べなかったが、支柱 を用いてもよい。このようにして、蕁膜電子顔を用いた 【0043】封狩したパネルは、10-Torr程度の真空に

がって、上述のように、蛍光体には陰極線管(CRT) に印加する加速電圧を3~6KVと高電圧に出来る。した 0間の距離は1~3㎜程度と長いので、メタルバック114 [0044] このように本実施例では、而板110と基板1 表示パネルが完成する。

の蛍光体を使用できる。 の上部バス電極18 Cnの交点を (m,n) で表すことにす 回路50に結殺する。m各目の下部電優11 Kmと、n各目 極駆助回路40へ結線し、上部パス電極18は上部電極駆動 ネルの駆動回路への結線図である。下部電優口は下部電 る。メタルバック114には3~6KV程度の加速電圧60を常 [0045] 図22はこのようにして製作した表示装置バ

ので電子は放出されず、したがって、蛍光体は発光しな 例を示す。時刻 t 0ではいずれの電極も電圧ゼロである 圧を,上部バス電極18 Cl, C2には+V2なる電圧を印 い。時刻 t |において、下部電優|| K|には一V|なる電 加する。交点(1.1)、(1.2)の下部電優11-上部電優 【0046】図23は、各駆動回路の発生電圧の被形の一 の2つの交点の薄膜型電子源からは電子が真空中に放出 1+V2)を電子放出開始電圧以上に設定しておけば、こ |3間には(VI+V2)なる電圧が印加されるので、(V た加速電圧60により加速された後、蛍光体に入射し、発 される。放出された電子はメタルバック114に印加され にして、上部バス電極18に印加する信号を変えることに 印加すると、同様に交点(2.1)が点灯する。このよう る電圧を印加し、上部バス電機18のCIにV2なる電圧を 光させる。時刻 t 2において,下部電極11のK2に-VIな

8

特明2001-101965

より所毀の画像または情報を表示することが出来る。ま 3'を印加することにより行った。 加した後、全下部電極IIにV3、全上部バス電極I8に-V **館圧の印加は、ここでは下部窓橋11の全でに-V1を印** る。絶縁層12中に密頼される電荷を開放するための反転 えることにより、陪闘のある画像を表示することが出来 上部バス電優18への印加電圧V1の大きさを適宜変

場合は、特に上部電極駆動回路50の出力抵抗を各薄膜型 電子源に付加されている薄膜抵抗23より低抵抗にしてお 高い表示装置を提供できる。 加され、線欠陥が生じない。 したがって、製造歩留りが が印加されるため、他の正常な薄膜型電子源に電圧が印 源が欠陥発生により短絡した場合でも薄膜抵抗23に電圧 く。図24にその等価回路を示す。この場合、薄膜型電子 [0047] 本発明の実施例2の薄膜型電子派を用いた

[0048]

立ててもダメージを受け難い薄膜型電子顔なので、スペ 低消費電力の表示装配を提供できる。また、スペーサを で、電子放出効率が高い薄膜型電子源を用いた高輝度 できる。さらにスペーサの配置を最適化することで、ス 一サの配置が容易で、製造歩留りの高い表示装置を提供 子原に付加されている海歇抵抗より低抵抗にしておくこ クスを用い、上部電極駆動回路の出力抵抗を各薄膜型電 た、各電子版に薄膜抵抗を付加した薄膜型電子版マトリ ペーサが目立たず画質の高い表示装置を提供できる。ま 【発明の効果】本発明によれば、アッシング工程が不要 が高い表示装置を提供できる。 とで、緑欠陥が生じにくくなるため、さらに製造歩留り

【図面の簡単な説明】

【図1】本発明の遊戲型電子源の構造を示す図である。 【図6】本発明の薄膜型電子源の製法を示す図である。 【図5】本発明の薄膜型電子顔の製法を示す図である。 【図4】本発明の薄戡型電子源の製法を示す図である。 【図3】本発明の摂膜型電子源の製法を示す図である。 【図2】 莎膜型電子源の動作原理を示す図である。 【図10】本発明の薄膜型電子源の製法を示す図であ 【図7】本発明の薄膜型電子源の製法を示す図である。 【図9】本発明の詩談型電子顔の製法を示す図である。 【図8】本発明の蒋胅型電子源の製法を示す図である。

【図11】本発明の薄膜型電子源の製法を示す図であ

ů 【図12】本発明の薄膜型電子源の製法を示す図であ

【図13】本発明の溶膜型電子源の製法を示す図であ 【図14】本発明の苺膜型電子源の製法を示す図であ

【図15】本発明の遊戲型電子攝の製法を示す図であ

【図16】本発明の薄膜型電子源の製法を示す図であ

【図17】本発明の薄膜型電子源の製法を示す図であ

【図18】本発明の薄膜型電子源の製法を示す図であ

法を示す図である。 【図19】本発明の蒋睒型電子源を用いた表示装置の製

法を示す図である。 法を示す図である。 【図20】本発明の薄膜型電子源を用いた表示装置の製 【図21】本発明の薄膜型電子派を用いた表示装置の製

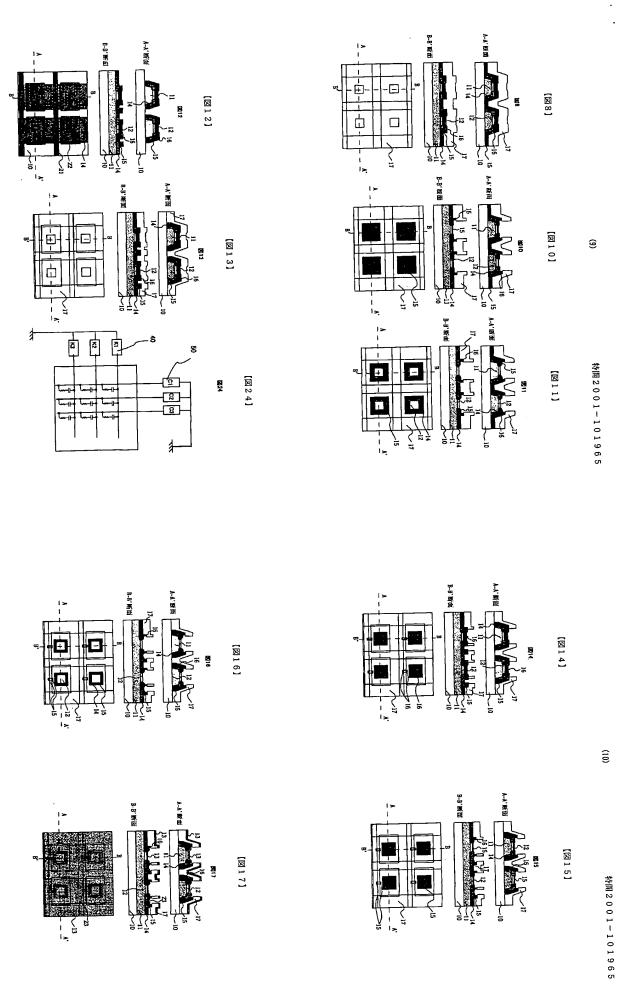
線を示した図である。 【図23】本発明の表示装置での駆動電圧波形を示した 【図22】本発明を用いた表示装置での駆動回路への結

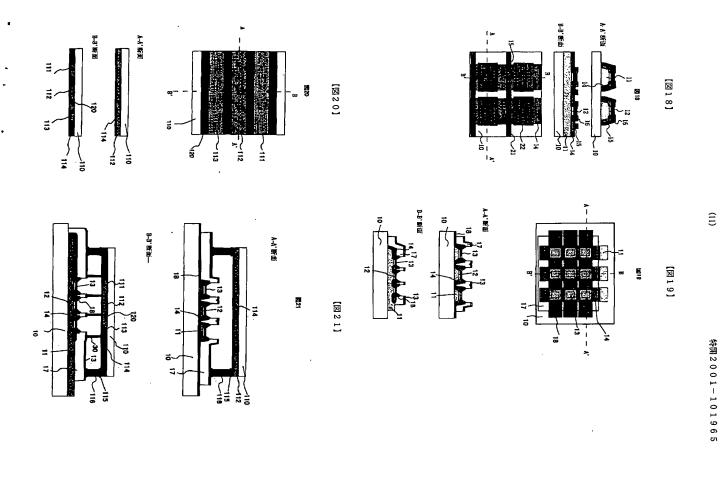
図ためる。 【図24】本発明の薄膜抵抗を付した薄膜型電子順基板

の祭館回路図である。 【符号の説明】

電極駆動回路、60・・・加速電圧、110・・・面板、111 ト膜、20・・・真空、21・・・第1の上部バス電極、22 ベーション膜、18・・・上部バス電魔、19・・・レジス ス電極下層、16・・・上部バス電極上層、17・・・パシ ・・・上部電極,14・・・保護絶縁層,15・・・上部パ 10・・・基板、11・・・下部電矢、12・・・絶縁層、13 ・スペーサ,40・・・下部位極駆動回路,50・・・上部 ・・第2の上部バス電極、23・・・蒋謨抵抗、30・・ 色蛍光体、114・・・メタルパック、115・・・フリット ガラス、116・・・枠。 ・・・赤色蛍光体、112・・・緑色蛍光体、113・・・背

P-8. 短毛 1. 原生 (図1) [図3] 8-0, 聚居 V-V. 医压 [図2] [図5] [図7] 엉 9-0'原后 98, 短短 8-8 原質 [図4] [図6] [図9]





式会社日立製作所日立研究所内 (72)発明者 石坂 悠利

茨城県日立市大みか町七丁目1番1号 株

Fターム(参考) 5C031 DD17 5C032 CC10

東京都国分寺市東恋ケ館一丁目280番地 株式会社日立製作所中央研究所内

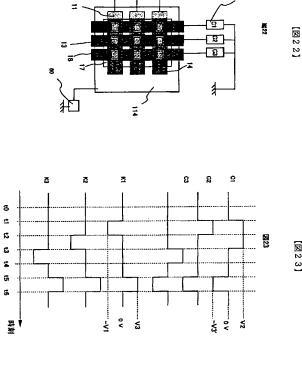
5C094 AA10 AA22 AA42 AA43 BA32

FA01 FA02 FB02 FB15 GB10 BA34 CA19 DA12 DA13 EC03 5C036 EE01 EE14 EE19 EF01 EF06

EF09 EG02 EG12

(72)発明者 佐川 雅一

フロントページの続き



(12)

特開2001-101965